

Rec'd 10/521442  
T/PTO 14 JAN 2005  
PCT/JP 03/08761

日本国特許庁  
JAPAN PATENT OFFICE

100703  
REC'D 01 AUG 2003  
WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 7月15日

出願番号

Application Number:

特願2002-205634

[ST.10/C]:

[JP2002-205634]

出願人

Applicant(s):

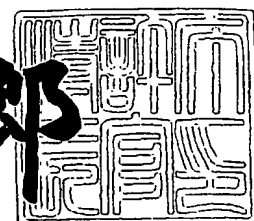
パイオニア株式会社

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2003年 1月14日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2002-3105442

【書類名】 特許願

【整理番号】 57P0115

【提出日】 平成14年 7月15日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 51/00

【発明の名称】 有機半導体素子及びその製造方法

【請求項の数】 8

【発明者】

【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内

【氏名】 吉澤 淳志

【特許出願人】

【識別番号】 000005016

【氏名又は名称】 パイオニア株式会社

【代理人】

【識別番号】 100079119

【弁理士】

【氏名又は名称】 藤村 元彦

【手数料の表示】

【予納台帳番号】 016469

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006557

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 有機半導体素子及びその製造方法

【特許請求の範囲】

【請求項 1】 ソース電極及びドレイン電極間に挟持されかつキャリア移動性を有する有機半導体層を備えた有機半導体素子であって、前記有機半導体層に包埋されかつ前記ソース電極及びドレイン電極間に離間して並設された少なくとも 2 つの平面の各々に配置されかつ膜厚方向において配置された少なくとも 2 つの中間電極片からなるゲート電極を有することを特徴とする有機半導体素子。

【請求項 2】 前記中間電極片は平板状であることを特徴とする請求項 1 記載の有機半導体素子。

【請求項 3】 前記中間電極片は櫛状又は簾状であることを特徴とする請求項 1 記載の有機半導体素子。

【請求項 4】 前記有機半導体層は電子輸送性及び正孔輸送性の少なくとも一方を有する材料であることを特徴とする請求項 1 ～ 3 のいずれかに記載の有機半導体素子。

【請求項 5】 前記中間電極片は前記有機半導体層の一部を挟んで離間した重複部分を有することを特徴とする請求項 1 ～ 4 のいずれかに記載の有機半導体素子。

【請求項 6】 ソース電極及びドレイン電極間に成膜されかつゲート電極を包埋する有機半導体層を備えた有機半導体素子の製造方法であって、

ソース電極及びドレイン電極のいずれか上に、第 1 有機半導体層を形成する第 1 有機半導体層積層工程と、

前記第 1 有機半導体層上の一部に第 1 中間電極片を形成する第 1 中間電極片積層工程と、

前記第 1 有機半導体層及び前記第 1 中間電極片上に、第 2 有機半導体層を形成する第 2 有機半導体層積層工程と、

前記第 2 有機半導体層上の一部に、前記第 1 中間電極片とともに前記ソース電極及びドレイン電極を互いに補完して覆うように、第 2 中間電極片を形成する第 2 中間電極片積層工程と、

前記第 2 有機半導体層及び前記第 2 中間電極片上に、第 3 有機半導体層を形成する第 3 有機半導体層積層工程と、を含み、

前記第 2 及び第 3 有機半導体層積層工程において、形成された有機半導体を軟化せしめ前記中間電極片を包埋する包埋工程と、を含むことを特徴とする有機半導体素子の製造方法。

【請求項 7】 前記包埋工程は、前記第 1 有機半導体層をそのガラス転移点以上融点以下の温度に加熱することを特徴とする請求項 6 記載の有機半導体素子の製造方法。

【請求項 8】 前記有機半導体層は、蒸着により形成されることを特徴とする請求項 6 記載の有機半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、キャリア移動性の有機化合物からなる有機半導体層を備えた有機半導体素子及びその製造方法に関する。

【0002】

【従来の技術】

有機半導体層に電圧を加えると有機半導体層に電荷密度が増加するので、有機半導体層上に 1 対の電極を設けその間に電流を流すことが可能になる。例えば、縦型構造の S I T（静電誘導形トランジスタ）構造の有機トランジスタなどの有機半導体素子においては、有機半導体層を挟むソース電極及びドレイン電極の間のゲート電極で有機半導体層の厚さ方向に電圧を印加し、有機半導体層の厚さ方向の電流をスイッチングできる。

【0003】

S I T は、図 1 に示すように、有機半導体層 1 3 を 1 対のソース電極 1 1 及びドレイン電極 1 5 で挟み、有機半導体層の厚さ方向の途中にゲート電極 1 4 を形成した 3 端子構造を有する。そのゲート電極に電圧を印加し、有機半導体層にできる空乏層 D p L によってソース電極及びドレイン電極間の電流を制御することができる。

## 【 0 0 0 4 】

## 【発明が解決しようとする課題】

S I T構造の有機トランジスタでは、例えば、正電荷を印加したゲート電極 1 4 の複数の短冊形枝部の周りに生じる有機半導体層の複数の空乏層 D p L によって、ソース電極及びドレイン電極間の膜厚方向のキャリア移動を阻止する。

しかしながら、空乏層 D p L 各々の拡がりが不十分であると、図 2 に示すゲート電極 1 4 の短冊形枝部の間隔 W を空乏層 D p L で埋めることができず、漏れ電流が増加する。すなわち、キャリア移動を阻止し漏れ電流減少のためにゲート電極の短冊形枝部の間隔を狭めるには、微細構造のマスクを用いたゲート電極の形成が必要となる。

## 【 0 0 0 5 】

一般に、S I T構造の有機トランジスタにおける有機半導体層の膜厚は数百 n m であり、ソース電極及びドレイン電極の間に形成されるべきゲート電極も 5 0 ~ 1 0 0 n m といった厚さとなる。そうすると有機半導体層、ゲート電極、有機半導体層と順次成膜した際、有機トランジスタは、ゲート電極の複数の短冊形枝部が、そのまま、その後工程で積層される有機半導体層やドレイン電極に転写され、表面に凹凸が残ってしまい、漏れ電流の増加に影響する。

## 【 0 0 0 6 】

本発明の解決しようとする課題には、電極間の漏れ電流の発生を抑制した有機半導体素子及びその製造方法を提供することが一例として挙げられる。

## 【 0 0 0 7 】

## 【課題を解決するための手段】

請求項 1 記載の有機半導体素子は、ソース電極及びドレイン電極間に挟持されかつキャリア移動性を有する有機半導体層を備えた有機半導体素子であって、前記有機半導体層に包埋されかつ前記ソース電極及びドレイン電極間に離間して並設された少なくとも 2 つの平面の各々に配置されかつ膜厚方向において配置された少なくとも 2 つの中間電極片からなるゲート電極を有することを特徴とする。

## 【 0 0 0 8 】

請求項 6 記載の有機半導体素子の製造方法は、ソース電極及びドレイン電極間

に成膜されかつゲート電極を包埋する有機半導体層を備えた有機半導体素子の製造方法であって、

ソース電極及びドレイン電極のいずれか上に、第 1 有機半導体層を形成する第 1 有機半導体層積層工程と、

前記第 1 有機半導体層上の一部に第 1 中間電極片を形成する第 1 中間電極片積層工程と、

前記第 1 有機半導体層及び前記第 1 中間電極片上に、第 2 有機半導体層を形成する第 2 有機半導体層積層工程と、

前記第 2 有機半導体層上の一部に、前記第 1 中間電極片とともに前記ソース電極及びドレイン電極を互いに補完して覆うように、第 2 中間電極片を形成する第 2 中間電極片積層工程と、

前記第 2 有機半導体層及び前記第 2 中間電極片上に、第 3 有機半導体層を形成する第 3 有機半導体層積層工程と、を含み、

前記第 2 及び第 3 有機半導体層積層工程において、形成された有機半導体を軟化せしめ前記中間電極片を包埋する包埋工程と、を含むことを特徴とする。

#### 【0009】

#### 【発明の実施の形態】

本発明による有機半導体素子の実施形態例として有機トランジスタ及びその製造方法を図面を参照しつつ説明する。

図 3 は、実施形態の S I T 構造の有機トランジスタの断面を示す。基板 1 0 上において、キャリア移動性を有する例えば p 型有機半導体層 1 3 は、ソース電極 1 1 及びドレイン電極 1 5 の間に挟持されるように、設けられている。有機半導体層 1 3 は p 型（正孔輸送性）の他に、n 型（電子輸送性）でもよく、正孔輸送性及び電子輸送性の少なくとも一方を有する材料で形成できる。有機半導体層 1 3 には、それぞれ平板状の 2 つの中間電極片 1 4 a 及び 1 4 b からなるゲート電極が包埋されている。中間電極片 1 4 a 及び 1 4 b はソース電極 1 1 及びドレイン電極 1 5 の間に平行に離間して配置されている。図 4 に示すように、中間電極片 1 4 a 及び 1 4 b は互いに電氣的に接続されてゲート電極 1 4 として、ソース電極 1 1 及びドレイン電極 1 5 のどちら側から見ても、互いに補完してこれら電

極を覆うように、形成されている。なお、中間電極片 1 4 a 及び 1 4 b はソース電極 1 1 及びドレイン電極 1 5 の間の 2 つの平面内にそれぞれ存在するように離間して設けられているが、ソース電極 1 1 及びドレイン電極 1 5 の間であれば、3 以上の平面内にそれぞれに中間電極片を設けることもできる。

#### 【0 0 1 0】

この実施形態の有機トランジスタは、例えば、次のように製造される。

まず、図 5 に示すように、基板 1 0 上にソース電極 1 1 を形成する。例えばスパッタ法によりインジウム錫酸化物 (ITO) 又はクロム (Cr) からなるソース電極 1 1 を膜厚 5 0 n m で成膜する。なお、ソース電極に限らず各電極形成には蒸着、スパッタ、CVD などの方法を用いることができる。

#### 【0 0 1 1】

次に、図 6 に示すように、ソース電極 1 1 上に、第 1 有機半導体層 1 3 a として、4, 4' ビス [N - (1 - ナフチル) - N - フェニルアミノ] - ビフェニル (いわゆる、 $\alpha$ -NPD) を膜厚 5 0 n m で抵抗加熱蒸着により成膜する。

次に、図 7 に示すように、第 1 有機半導体層 1 3 a の上部平面の一部分上に、これを介してソース電極 1 1 の一部分を覆うように、マスクを用いて A 1 を第 1 中間電極片 1 4 a として膜厚 5 0 n m で抵抗加熱蒸着法により平板状に形成する。

#### 【0 0 1 2】

次に、図 8 に示すように、第 1 有機半導体層 1 3 a の他の部分及び第 1 中間電極片 1 4 a 上に、第 2 有機半導体層 1 3 b として第 1 有機半導体層と同じ  $\alpha$ -NPD を膜厚 5 0 n m 程度で成膜する。次に、基板 1 0 全体を有機半導体層のガラス転移点以上融点以下の温度に加熱する。すなわち、 $\alpha$ -NPD のガラス転移温度である 9 6 °C よりも 1 0 ~ 5 0 °C 高い温度、例えば 1 3 0 °C で 1 0 分間、加熱して第 1 中間電極片 1 4 a を第 2 有機半導体層 1 3 b で包埋して、第 2 有機半導体層 1 3 b の表面の平坦化処理を行う。第 2 有機半導体層 1 3 b が軟化して、重力及び表面張力によって、第 1 有機半導体層 1 3 a と融合する。加熱処理は大気中でも可能であるが、材料劣化や汚染防止の点から真空チャンバ内又は窒素置換されたチャンバ内で処理される方が好ましい。軟化温度としては、ガラス転移点

が96℃の有機材料の場合、150℃程度の加熱温度で軟化にかかる加熱時間は5分程度である。なお、基板全体は減圧又は真空チャンバ内でヒータで加熱されるが、加熱手段はハイドランプなどでもよい。

#### 【0013】

次に、図9に示すように、第2有機半導体層13bの上部平面の一部分上に、これを介してソース電極11の他の部分を覆うように、マスクを用いてA1を第2中間電極片14bとして膜厚50nmで抵抗加熱蒸着法により平板状に形成する。ここで、第2中間電極片14b及び第1中間電極片14aは互いに補完してソース電極11を覆うように、形成される。第1中間電極片14a及び第2中間電極片14bは図9に示すように、第2有機半導体層13bを挟んで離間した重複部分DPを設けるように形成してもよい。第2中間電極片14bは第1中間電極片14aに電氣的に接続されゲート電極の同一電位となり得るよう成膜される。第2有機半導体層13bの成膜により、第1中間電極片14a及び第2中間電極片14b間の距離は従来の1平面内のゲート電極短冊枝部をマスクで形成するより小さく、薄膜の膜厚で近接して形成でき、かつ精度が高く両電極間隔を保って形成できる。

#### 【0014】

次に、図10に示すように、第2有機半導体層13bの他の部分及び第2中間電極片14b上に、第3有機半導体層13cとして第1有機半導体層と同じ $\alpha$ -NPDを膜厚50nm程度で成膜する。次に、上記同様に基板10全体を有機半導体層のガラス転移点以上融点以下の温度に加熱、すなわち第2中間電極片14bを第3有機半導体層13cで包埋して、表面の平坦化処理を行う。

#### 【0015】

最後に、図11に示すように、第3有機半導体層13c上に、ドレイン電極15としてA1を膜厚200nmで抵抗加熱蒸着法で成膜する。有機半導体層成膜後に熱処理を行うため有機半導体層が平坦化され、凹凸のない均一な有機半導体層を有する有機トランジスタが作製できる。

なお、上記実施形態では、第1、第2及び第3有機半導体層13a、13b及び13cをp型材料の $\alpha$ -NPDを成膜しているが、n型材料としてもよい。有



機半導体層は電子輸送性及び正孔輸送性の少なくとも一方の材料であればよい。

【0016】

また、上記実施形態では、中間電極片14a及び14bは平板状に成膜しているが、この他に、図12に示すように、ソース電極11及びドレイン電極15の間の2平面におけるゲート電極の中間電極片14a及び14bは、それぞれ複数の短冊形枝部とし、それぞれ櫛状又は簾状で形成され得る。この場合も、図13に示すように、中間電極片14a及び14bは互いに電氣的に接続されてゲート電極14として、ソース電極11及びドレイン電極15のどちら側から見ても、互いに補完してこれら電極を覆うように、形成される。

【0017】

さらに、図14に示すように、上記SIT構造の有機トランジスタの構造において、第1、第2及び第3有機半導体層13a、13b及び13cを正孔輸送層としてソース電極11及び第1有機半導体層13a間に電子輸送性の有機発光層16を設けることによって、有機トランジスタ一体型有機エレクトロルミネッセンス素子を構成できる。これにより、電流の注入によって発光するエレクトロルミネッセンス（以下、ELともいう）を呈する有機化合物材料の少なくとも1つの薄膜からなる有機発光層を含む有機材料層を各々がアクティブ素子を備えた複数の有機EL素子を、マトリクスなどの所定パターンにて表示パネル基板上に形成できる。

【0018】

有機EL素子は、光を取り出す側を透明材料で構成して基板上の1対の電極層間に、有機材料層を順次積層されて構成される。例えば、トップエミッション構成の場合には、図14に示すものとは、逆に、ドレイン電極15と第3有機半導体層13cとの間に有機発光層16を設けることもできる。

また、本発明による他の実施形態の有機トランジスタでは図15及び図16に示すように、第1中間電極片14a及び第2中間電極片14bを、第2有機半導体層13bを挟んで離間した重複部分を設けないように形成してもよい。

【0019】

さらに、図17に示すように、本発明による他の実施形態の有機トランジスタ

では、ソース電極 1 1 及びドレイン電極 1 5 の間の 3 平面のそれぞれにゲート電極の中間電極片 1 4 a、1 4 b 及び 1 4 c を積層し、それぞれ複数の短冊形枝部として櫛状又は簾状で形成され得る。

【図面の簡単な説明】

【図 1】

有機トランジスタを示す断面図。

【図 2】

図 1 の線 A A における断面図。

【図 3】

本発明による実施形態の有機トランジスタの断面図。

【図 4】

図 3 の線 A A における断面図。

【図 5】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 6】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 7】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 8】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 9】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 1 0】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 1 1】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 1 2】

本発明による他の実施形態の有機トランジスタの断面図。

【図 1 3】

図 1 2 の線 A A における断面図。

【図 1 4】

本発明による他の実施形態の有機トランジスタ一体型有機エレクトロルミネッセンス素子を示す断面図。

【図 1 5】

本発明による他の実施形態の有機トランジスタの断面図。

【図 1 6】

本発明による他の実施形態の有機トランジスタの断面図。

【図 1 7】

本発明による他の実施形態の有機トランジスタの断面図。

【符号の説明】

1 0 基板

1 1 ソース電極

1 3 第 1 有機半導体層

1 3 a、1 3 b 及び 1 3 c 第 1、第 2 及び第 3 有機半導体層

1 4 ゲート電極

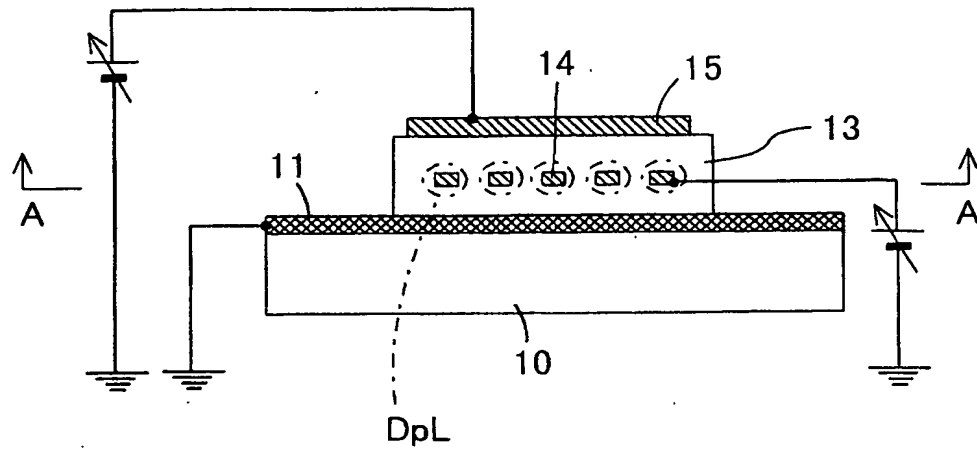
1 4 a 及び 1 4 b 中間電極片

1 5 ドレイン電極

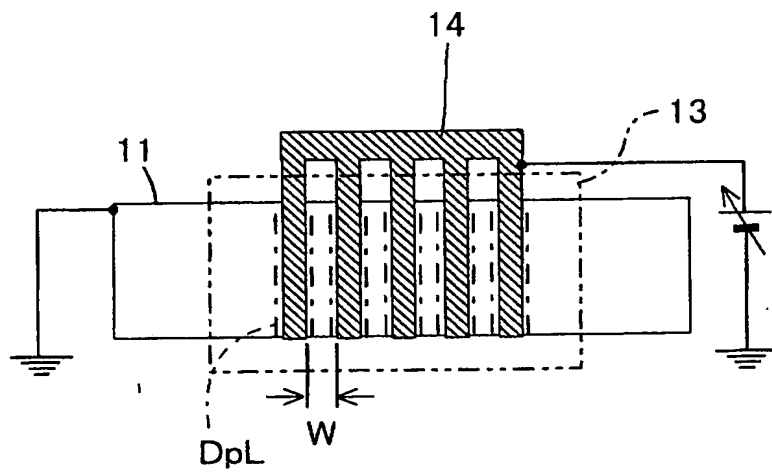
1 6 有機発光層

【書類名】 図面

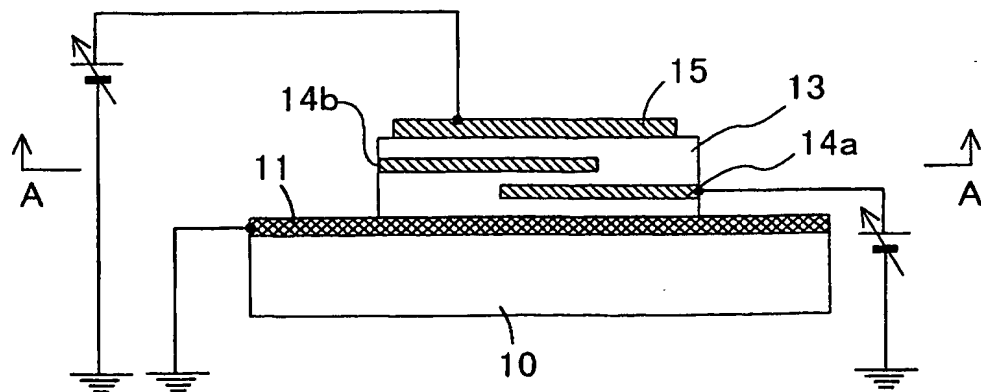
【図 1】



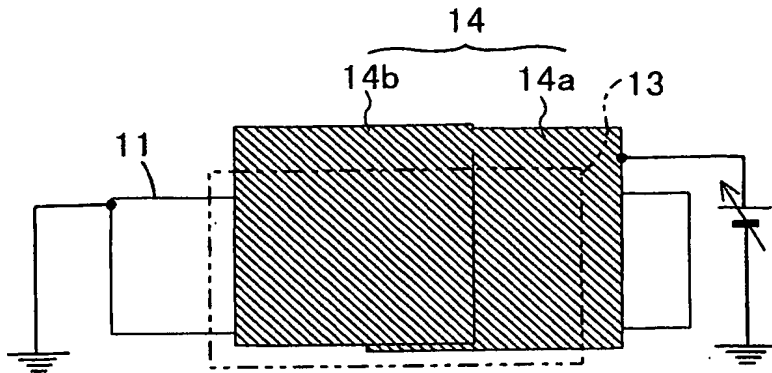
【図 2】



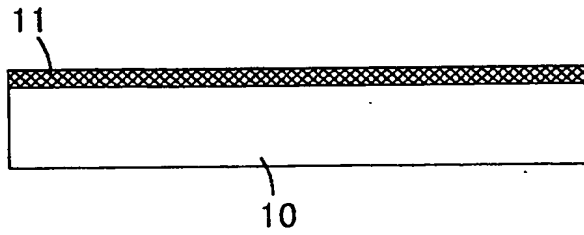
【図 3】



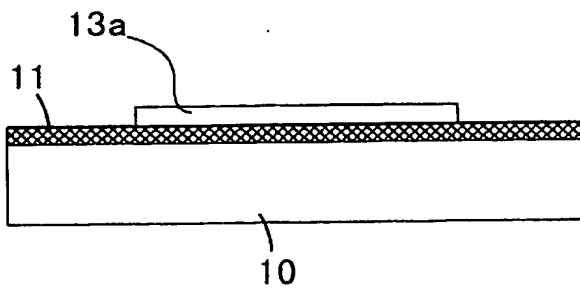
【図4】



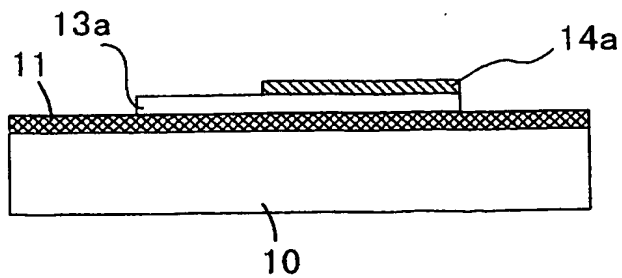
【図5】

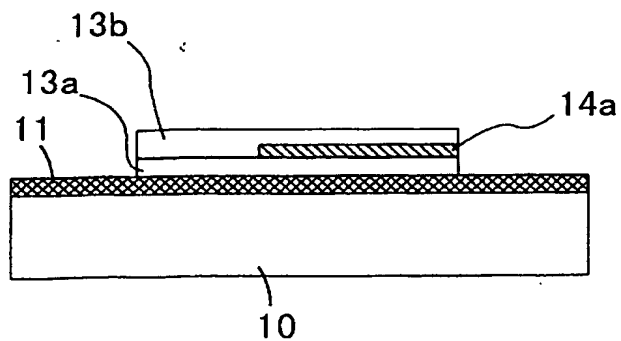


【図6】

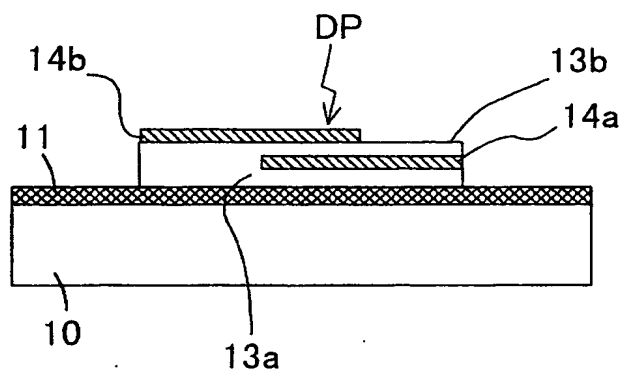


【図7】

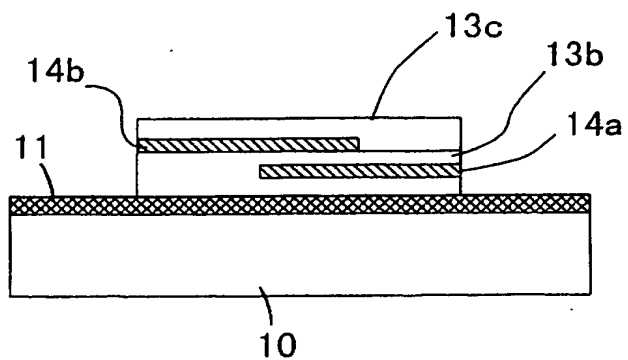




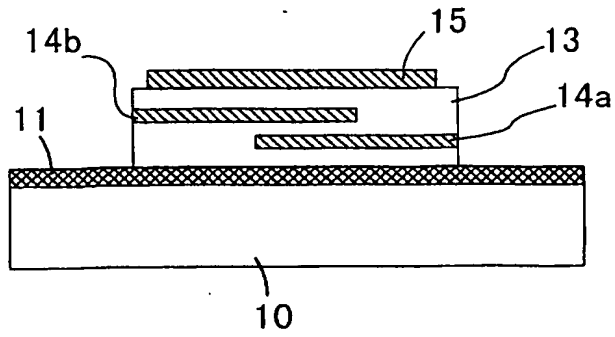
【图9】



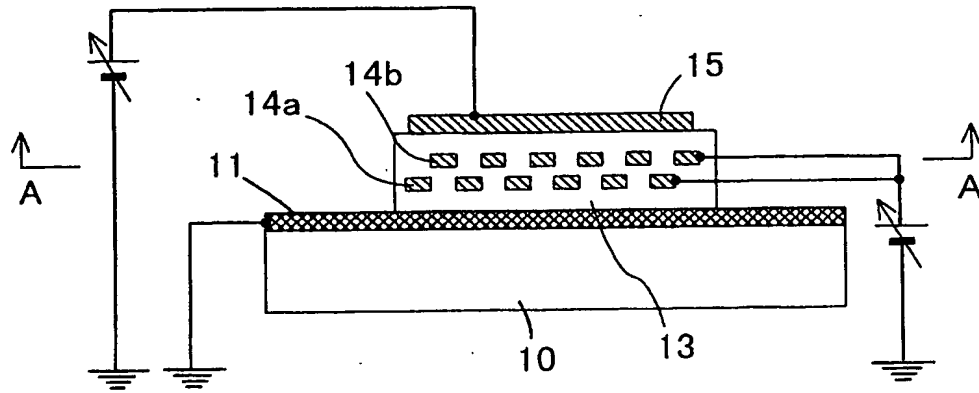
【図 10】



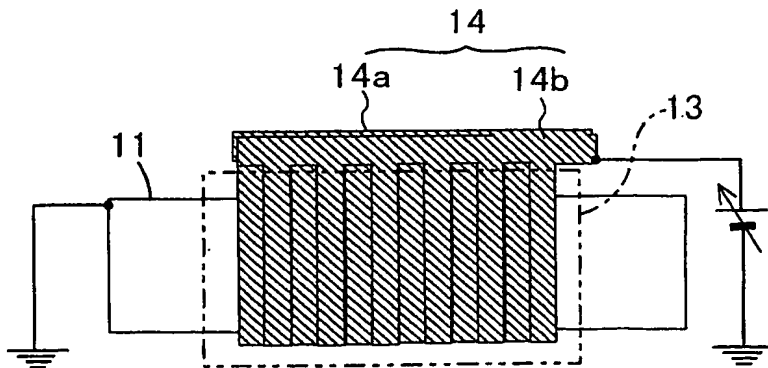
【図 1 1】



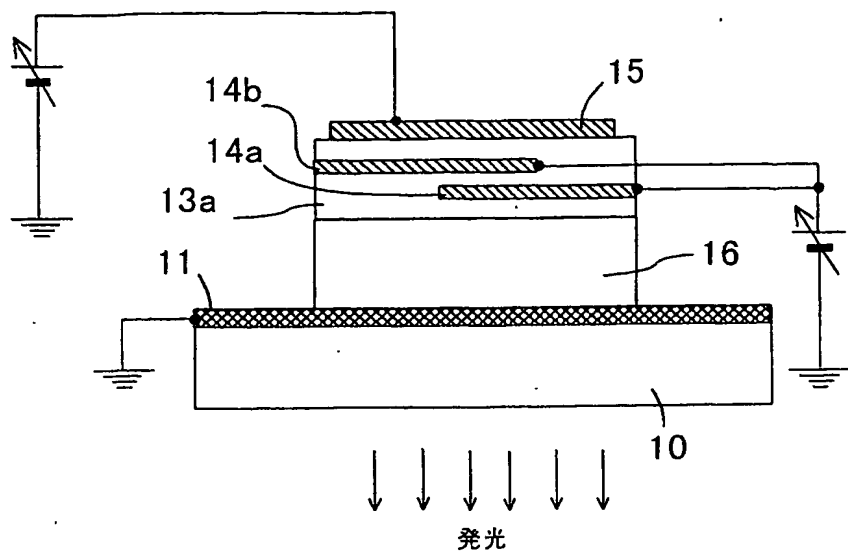
【図 1 2】



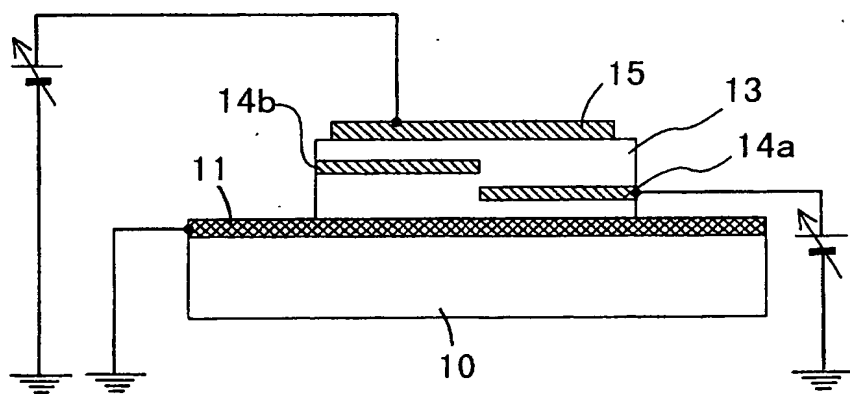
【図 1 3】



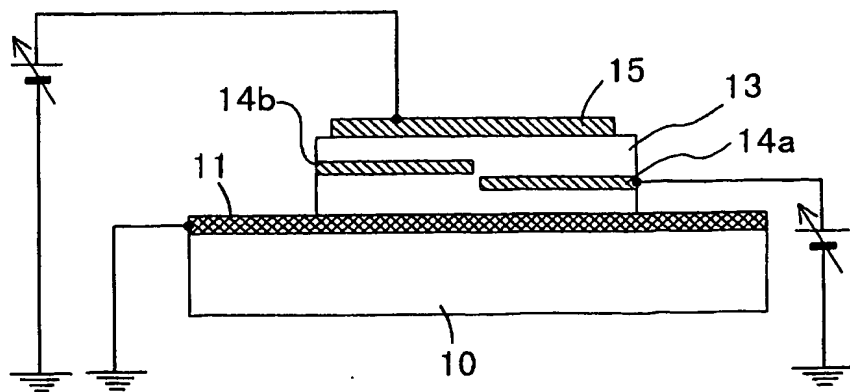
【図14】



【図15】

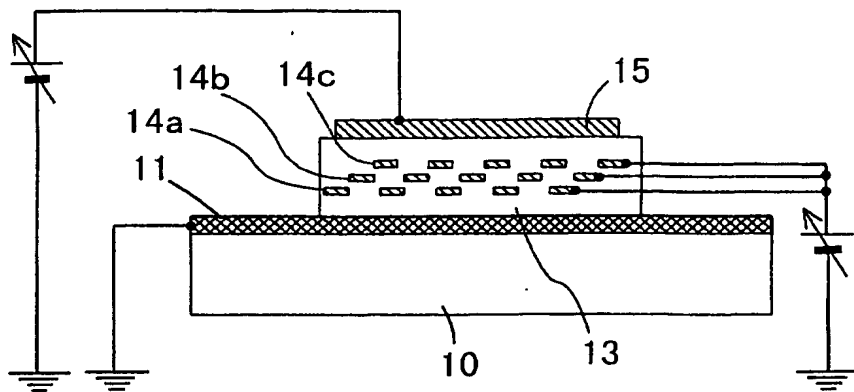


【図16】





【図 17】



【書類名】 要約書

【要約】

【課題】 電極間の漏れ電流の発生を抑制した有機半導体素子及びその製造方法を提供する。

【解決手段】

有機半導体素子はソース電極及びドレイン電極間に挟持されかつキャリア移動性を有する有機半導体層を備え、さらに、有機半導体層に包埋されかつソース電極及びドレイン電極間に離間して並設された少なくとも2つの平面の各々に配置されかつ膜厚方向において配置された少なくとも2つの中間電極片からなるゲート電極を有する。有機半導体層の融解によりゲート電極が包埋される。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 [000005016]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都目黒区目黒1丁目4番1号
氏 名	パイオニア株式会社